

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06202610 A**

(43) Date of publication of application: **22 . 07 . 94**

(51) Int. Cl

**G09G 5/24**  
**G06F 12/04**  
**G06F 15/66**  
**G09G 5/36**  
**H04N 1/415**

(21) Application number: **04361289**

(22) Date of filing: **28 . 12 . 92**

(71) Applicant: **CANON INC**

(72) Inventor: **OTANI TAKESHI**  
**KIKUTA MASAYA**

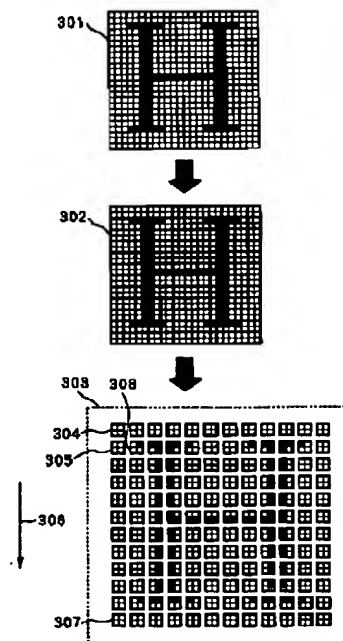
**(54) METHOD AND DEVICE FOR PATTERN COMPRESSION**

(57) Abstract:

PURPOSE: To reduce the capacity of a memory for storing characters, symbols, and graphic patterns by compressing them with high compressibility.

CONSTITUTION: This is a compressing method for compressing an  $n \times m$  bit image pattern. Namely, the method is equipped with a dividing process for dividing the image pattern into small  $p \times q$ -dot ( $P \ll n$  and  $q \ll m$ ) blocks, a coding process for coding patterns of the respective divided small blocks, and an array process for arraying codes of the individual small blocks in a specific direction. For example, the font pattern of a character pattern 301 is divided into  $p \times q$  small blocks as shown by 302. Here,  $p=q=2$ , and each small block consists of four bits. There are possibly 16 kind of  $2 \times 2$  small blocks. The divided small blocks are coded and the codes are arrayed in the specific direction. Consequently, the character, symbols, and graphic patterns can be compressed at a high rate.

COPYRIGHT: (C)1994,JPO&Japio



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-202610

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 5/24		8121-5G		
G 0 6 F 12/04	5 3 0	9366-5B		
15/66	3 3 0 C	8420-5L		
G 0 9 G 5/36		8121-5G		
H 0 4 N 1/415		9070-5C		

審査請求 未請求 請求項の数 4 (全 8 頁)

(21)出願番号 特願平4-361289

(22)出願日 平成4年(1992)12月28日

(71)出願人 000001007

キャノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 大谷 剛

東京都大田区下丸子3丁目30番2号 キャ  
ノン株式会社内

(72)発明者 菊田 昌哉

東京都大田区下丸子3丁目30番2号 キャ  
ノン株式会社内

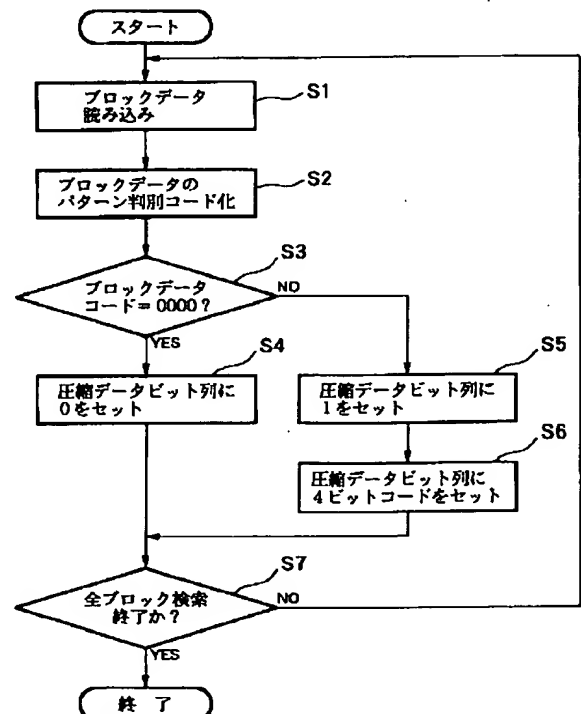
(74)代理人 弁理士 大塚 康徳 (外1名)

(54)【発明の名称】 パターン圧縮方法及び装置

(57)【要約】

【目的】 文字・記号・図形パターンを高い率で圧縮することができるので、それを記憶するメモリ量は少なくさせることを可能にするパターン圧縮方法及び装置を提供する。

【構成】 圧縮しようとする文字パターンを2×2ドットのブロックに分割し、その分割した個々のブロックの内部ドット状態に基づいて各々のブロックをコード化する。そして、そのコードを順次所定の順序に従って配列させる。



## 【特許請求の範囲】

【請求項1】  $n \times m$ ドットの像パターンを圧縮するパターン圧縮方法であって、  
前記像パターンを複数の  $p \times q$  ( $p \ll n$ ,  $q \ll m$ )  
ドットの小ブロックに分割する分割行程と、  
分割された個々の小ブロックのパターンをコード化する  
コード化行程と、  
所定の方向に従って、個々の小ブロックのコードを配列  
させる配列行程とを備えることを特徴とするパターン圧  
縮方法。

【請求項2】 更に、前記像パターンの隣接する縦方向  
の列ドットパターンどうしを論理演算し、  
当該論理演算結果のドットパターンを横方向に隣接する  
行ドットパターンどうしを論理演算する論理演算行程を  
備え、  
前記分割行程は当該論理演算行程の後に実行されること  
を特徴とする特許請求の範囲第1項に記載のパターン圧  
縮方法。

【請求項3】  $n \times m$ ドットの像パターンを圧縮するパ  
ターン圧縮装置であって、  
前記像パターンを複数の  $p \times q$  ( $p \ll n$ ,  $q \ll m$ )  
ドットの小ブロックに分割する分割手段と、  
分割された個々の小ブロックのパターンをコード化する  
コード化手段と、  
所定の方向に従って、個々の小ブロックのコードを配列  
させる配列手段とを備えることを特徴とするパターン圧  
縮装置。

【請求項4】 更に、前記像パターンの隣接する縦方向  
の列ドットパターンどうしを論理演算し、  
当該論理演算結果のドットパターンの横方向に隣接する  
行ドットパターンどうしを論理演算する論理演算手段を  
備え、  
前記分割手段は当該論理演算手段の後に実行されること  
を特徴とする特許請求の範囲第3項に記載のパターン圧  
縮装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はフォントパターン等のド  
ットパターンを圧縮する圧縮方法及び装置に関するもの  
である。

## 【0002】

【従来の技術】 一般に表示装置や印刷装置には、それぞ  
れの装置に合わせたフォントデータを備えている。

【0003】 例えば、180dpi（1インチ当たりの  
ドット数）の解像度を持つ印刷装置において、横幅10  
cpi（1インチ当たりの文字数）で、縦10ポイント  
の文字を印刷するためには、1つの文字のドット構成数  
は縦24×横24ドット、すなわち、72バイト必要に  
なる。

【0004】 これに対し、その倍の解像度、つまり36

0dpiの印刷装置で同様な文字を印刷するためには、  
1文字は48×48ドットの288バイトを必要になる。  
る。

## 【0005】

【発明が解決しようとする課題】 従って、近年、より高  
い解像度で文字・記号等を出力あるいは表示する場合に  
おいては、全ての文字を保持しなければならないので、  
莫大な容量を有するメモリを持つことが必要になる。

## 【0006】

10 【課題を解決するための手段】 本発明はかかる問題点に  
鑑みなされたものであり、文字・記号・図形パターンを  
高い率で圧縮することができるので、それを記憶するメ  
モリ量は少なくさせることを可能にするパターン圧縮方  
法及び装置を提供しようとするものである。

【0007】 この課題を達成するため、本発明のパター  
ン圧縮方法は以下に示す行程を備える。すなわち、 $n \times m$   
ドットの像パターンを圧縮する圧縮方法であって、前  
記像パターンを複数の  $p \times q$  ( $p \ll n$ ,  $q \ll m$ ) ド  
ットの小ブロックに分割する分割行程と、分割された個  
々の小ブロックのパターンをコード化するコード化行程と、  
20 所定の方向に従って、個々の小ブロックのコードを  
配列させる配列行程とを備える。

【0008】 また、本発明のパターン圧縮装置は以下に  
示す構成を備える。すなわち、 $n \times m$ ドットの像パター  
ンを圧縮するパターン圧縮装置であって、前記像パター  
ンを複数の  $p \times q$  ( $p \ll n$ ,  $q \ll m$ ) ドットの小ブ  
ロックに分割する分割手段と、分割された個々の小ブロ  
ックのパターンをコード化するコード化手段と、所定の  
方向に従って、個々の小ブロックのコードを配列させる  
30 配列手段とを備える。

## 【0009】

【作用】 かかる本発明の行程或いは構成において、圧縮  
しようとする像パターンを小ブロックに分割し、個々の  
分割された小ブロックをコード化する。そして分割され  
た個々のブロックのコードを所定の方向に従って配列さ  
せる。

## 【0010】

【実施例】 以下、添付図面に従って本発明にかかる実施  
例を詳細に説明する。尚、実施例ではレーザビームプリ  
ンタに適応した例を説明する。

40 【0011】 本実施例のレーザビームプリンタ（LB  
P）の構造断面を図9を参照して説明する。このLB  
Pは不図示のデータ源から文字パターンの登録や提携書式  
（フォームデータ）などの登録が行える。

【0012】 図において、100はLB P本体であり、  
外部に接続されているホストコンピュータから供給され  
る印刷情報（文字コード等）やフォーム情報或いはマク  
ロ命令などを入力して記憶するとともに、それらの情報  
に従って対応する文字パターンやフォームパターンなど  
を作成し、記録媒体である記録紙上に像を形成する。3

00は操作のためのスイッチ及びLCD表示器などが配されている操作パネル、101はLBP100全体の制御及びホストコンピュータから供給される文字情報などを解析するプリンタ制御ユニットである。このプリンタ制御ユニット101は主に文字情報を対応する文字パターンのビデオ信号に変換してレーザドライバ102に出力する。

【0013】レーザドライバ102は半導体レーザ103を駆動するための回路であり、入力されたビデオ信号に応じて半導体レーザ103から発射されるレーザ光104をオン・オフ切り換えする。レーザ光104は回転多面鏡105で左右方向に振らされて静電ドラム106上を走査露光する。これにより、静電ドラム106上には文字パターンの静電潜像が形成されることになる。この潜像は静電ドラム106周囲に配設された現像ユニット107により現像された後、記録紙に転写される。この記録紙にはカットシートを用い、カットシート記録紙はLBP100に装着した用紙カセット108に収納され、給紙ローラ109及び搬送ローラ110と111とにより、装置内に取り込まれて、静電ドラム106に供給される。

【0014】上記実際に印刷を行う機構系を以下では、印刷部という。

【0015】図1は実施例のLBPのプリンタ制御ユニット101の内部ブロック構成図と印刷部との関係を示している。

【0016】図示において、1は装置全体の制御を司るCPU、2は印刷処理に係るプログラムや後述するフォントデータを記憶しているROM、3はCPU1の動作中にワークエリアとして使用されるワークメモリである。4は不図示のホストコンピュータ等から印刷データを受信するためのデータ受信部、5は印刷する1ページ分のイメージを展開可能な印字メモリ、6は先に説明した機構を有する印刷部である。

【0017】実施例におけるROM2に格納されている文字（記号・図形）パターンについて図3を用いて説明する。

【0018】図示の符号301はゴシック体の文字“H”のフォントパターンの一例を示している。但し、図示は24×24ドットの例を示している。

【0019】実施例においては、文字パターン301フォントパターンを符号302に示すようにp×qの小ブロックに分割する。図示では、p=q=2で、4ビットで小ブロックを形成している。フォントパターン302を更にわかり易くしたのが符号302で示すパターンである。

【0020】ここで2×2の小ブロックのとり得る種類は図4に示す如く、符号401～416の16種類である。図示において、例えば小ブロック401における“0000”は、その小ブロックの左上ドット、右上ド

ット、左下ドット、右下ドットの状態をその順序で示している。すなわち、“0”は白ドット、“1”は黒ドットを示している。従って、小ブロック403の場合は、左上のドットは白、右上ドットは黒、左下ドットは白、右下ドットも白であるので、そのブロックデータは“0100”となる。この小ブロックの内部状態を表す4ビットを小ブロックのコードとして使用する。

【0021】次に実施例におけるROM2に格納されている文字パターンの符号化方法について図5のフローチャートに従って説明する。尚、符号化処理を行うに先立ち、所定の書き込み可能なバッファ（圧縮データビット列）が設けられている。

【0022】ステップS1で最初の2×2のブロックデータを取り出す（初期位置は文字パターンの左上隅の2×2ブロック）。説明が前後するが、実施例では、ブロックデータは上から下方向に取り出し、下端に到達したときにはその右の列の一番上のブロックに進めて、再び下方向に進む。

【0023】ステップS2では、取り出したブロックデータが図4のいずれのコードに対応するかを判別し、そのコード4ビットを保持しておく。

【0024】ステップS3では保持されたコードが“0000”であるかどうかを判断、すなわち、取り込んだブロック内のがドットが全て白であるかどうかを判断する。“0000”であると判断した場合には、注目ブロックの圧縮データとして1ビットのデータ“0”を圧縮データ列にセットする。この様子を示すのが図6の符号601である。

【0025】そして、ステップS7で全ブロックに対する処理が済んだかどうかを判断し、未終了であると判断した場合にはステップS1に戻る。

【0026】図3のを例にして説明すると、ブロック304からはじまり、次のブロックデータ305に処理が進むと、そのコードも“0000”であるので、直前のデータと同様“0”が圧縮データ列に書き込まれる（図6の符号602）。

【0027】以下、その列の最下端のブロック307、そして、次列の先頭までの合計13個のブロックは全てコード“0000”であるので、13個の“0”のビットが圧縮データ列に並ぶ。

【0028】本実施例でステップS5の処理が行われるのは、図3における符号308のブロックデータが読み込まれた場合である。さて、ブロックデータ308を読み込んだ場合、ステップS5に進んで、圧縮データ列に1ビットのデータ“1”を書き込む。この状態を示すのが図6の符号603である。すなわち、この1ビットのデータ“1”となっているというのは、そのブロック中に少なくとも黒ドットが存在することを示している。処理がステップS6に進むと、注目しているブロックデータのコード（黒画素の存在位置を示すデータでもある）

10

20

30

40

50

を圧縮データ列に書き込む。注目しているのがブロックデータ308の場合には、図6の符号604に示すようになる。

【0029】以下、全てのブロックに対する処理が済んだと判断されるまで、ステップS1以降の処理を繰り返すことになる。

【0030】この結果、 $24 \times 24$ ドット=576ドット(ビット)の文字パターンは、352ビットにまで圧縮されることになる。

【0031】こうした各文字コードに対応するパターンは、それぞれ圧縮された状態でROM2に保持されていることになるが、文字パターンを発生する場合には、対応するデータを取り出し、その先頭のビットが“0”か否かを判断する。“0”であれば、注目している $2 \times 2$ ブロックは全て“0”、すなわち、白画素を意味する。そして、次のビットに処理を進める。ここでもし、そのビットが“1”であったら、そのビットの次にある4ビットはコードデータであると判断できるので、そのコードデータに基づいて黒ドットを生成する。そして、次のビットを取り出すという処理を繰り返せば良い。

【0032】尚、上記実施例では、印刷装置、特にLBPに適應した例を説明したが、例えば熱転写記憶装置やインクジェット記録装置、或いはワイヤードットインパクト方式等様々な装置に適應できるので、これによって本願発明が限定されるものではない。

【0033】<第2の実施例の説明>また、実施例では文字パターンを如何にして少ないメモリで記憶管理するかを主眼としており、これは印刷装置にのみ限るものではない。

【0034】例えば、表示画面に文字等を表示し、各種処理を行う装置にも適應できる。

【0035】図2は情報を印刷するのではなく、表示しながら処理を行うシステム構成図を示している。

【0036】図示において、11は本システム全体の制御を司るCPU、12はCPU11の処理内容や先の第1の実施例で説明した形式のフォントデータを記憶しているROM、13はワークエリアとして使用されるワークメモリである。14はキーボードやフロッピーディスク等の情報を入力するためのデータ受信部、15は表示しようとするイメージを展開する表示用メモリ（一般にVRAMと呼ばれている）であって、16は表示用メモリ15に展開された画像を不図示の表示器に出力して表示させる表示制御部である。

【0037】かかる構成において、ROM12には先に説明したような形式で圧縮されたデータが格納されており、元通りに伸張された文字パターンは表示用メモリに展開することでその文字を表示することが可能になる。

【0038】<第3の実施例の説明>先に説明したフォントパターン圧縮の処理では、ブロック化されたデータが全てが白データにより構成されている場合、ブロック

コード4ビット“0000”を1ビットの“0”で表した。圧縮率は個々の文字パターンによって異なるが、白ドットの占める割合が多ければ多いほど圧縮率が高くなることを着目し、本第3の実施例では文字パターンを圧縮する以前に、そのパターンに対して可逆的な論理演算を施し、そのパターン中の白のドットを増加させるものである。

【0039】以下、その詳細を図8に従って説明する。

【0040】先ず、論理演算結果を記憶するバッファをワークメモリに確保する。そして、同図の符号801に示すオリジナル文字パターンがあった場合、その縦方向の第*i*列のパターンと第*i*+1列との排他的論理和をとって、それを確保したバッファに第*i*+1列のパターンとして格納する。但し、バッファの第1列目にはオリジナルパターンの第1列目をそのまま格納する。

【0041】この結果、バッファには同図の符号802で示すようなパターンが格納されることになる。

【0042】次に、パターン802をオリジナルパターンとして扱い、別途確保したバッファに横方向の行単位に排他的論理和をとったパターンを順次格納していく。すなわち、パターン801の第*i*行のパターンと第*i*+1行のパターンとを排他的論理和を演算し、その結果を別途確保したバッファに第*i*+1行のパターンとして格納する。この場合、オリジナルとなったパターン802の先頭の第1行のパターンはそのままバッファに第1行のパターンとして格納する。

【0043】この結果、バッファには図示のパターン803が形成されることになる。元々のパターン801と比較すると、パターン803における白ドットの数は増えていることがわかる。

【0044】上記処理の具体的処理内容を示したのが図7である。図示において、“xor”は排他的論理和演算の記号である。図7における符号701は図8における符号801に、符号702は符号802に、そして、符号703は符号803に対応付ければ分かりやすいであろう。

【0045】尚、パターン803からオリジナルパターン801を生成するには、排他的論理和演算の順序を逆に行えば良いので、ここでの説明は省略する。

【0046】従って、このパターン803に対して第1の実施例で説明した圧縮処理を施すとより高い圧縮率でパターンが圧縮されることになる。因に、図8に対する圧縮後のデータ量は248ビット(オリジナルパターン801は576ビット)になり、第1の実施例と比較してより少ない情報量にすることが可能になる。

【0047】以上説明したように本実施例によれば、文字(記号・図形を含む)パターンを高い率で圧縮することができるので、ドット構成数の多い文字パターン等を記憶するメモリの容量を少なくすることが可能になる。

【0048】また、実施例では圧縮するときの分割プロ

ックサイズを $2 \times 2$ として説明したが、これによって本発明が限定されるものではない。すなわち、高解像或いは大きいサイズの文字パターンであればあるほど、その分割サイズを大きくすることも可能である。例えば、複数の大きさパターンを記憶する場合、各々のサイズに従って分割するサイズ $p \times q$ の $p$ 、 $q$ を適宜変更してもよい。

【0049】更には、実施例では、フォントパターンは上述した処理を経て生成されたデータとして圧縮されてROM（リードオンリーメモリ）2に格納されているものとして説明したが、例えばハードディスク等の外部記憶装置であっても、そこからワークメモリ2にロードするようにしても構わないのは勿論である。

【0050】更にまた、実施例では $p \times q$ ブロック内が全て白ドットである場合に1ビットの“0”を割り当てる例を説明したが、これは一般に文字パターン等では白ドットが占める割合が高いからであって（有意な黒ドットの占める割合が低いからであって）、その逆の関係になっているパターンを圧縮する場合には、黒画素につき注目するようにしても構わない。

#### 【0051】

【発明の効果】以上説明したように本発明によれば、文字・記号・図形パターンを高い率で圧縮することができるので、それを記憶するメモリ量は少なくさせることが可能になる。

【0052】また、圧縮する以前に、所定の論理演算によって有意なドットの数を実質的に減らしておくと、よ\*

\*り高い率でパターンを圧縮することが可能になる。

#### 【0053】

##### 【図面の簡単な説明】

【図1】第1の実施例を印刷装置に適応した場合のブロック構成図である。

【図2】第2の実施例を表示装置に適応した場合のブロック構成図である。

【図3】実施例における文字パターンを小ブロックに分割する例を示す図である。

10 【図4】各小ブロックの取り得る種類を示す図である。

【図5】実施例における文字パターン圧縮処理手順を示すフローチャートである。

【図6】圧縮処理で生成されたデータの推移を示す図である。

【図7】第3の実施例における白ドット増加処理の論理演算手順を示す図である。

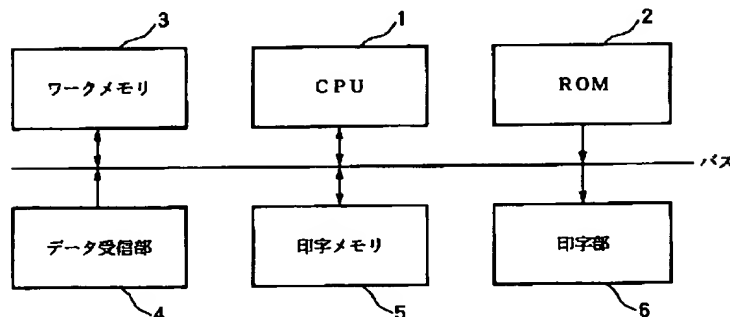
【図8】第3の実施例における白ドット増加処理の具体例を示す図である。

20 【図9】第1の実施例が適応した印刷装置のブロック構成図である。

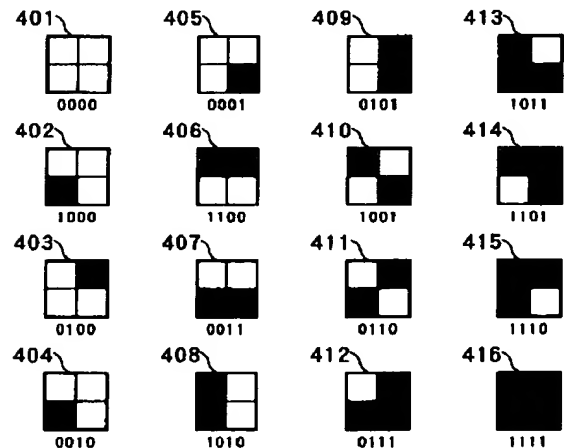
#### 【符号の説明】

- 1 CPU
- 2 ROM
- 3 ワークメモリ
- 4 データ受信部
- 5 印字メモリ
- 6 印字部

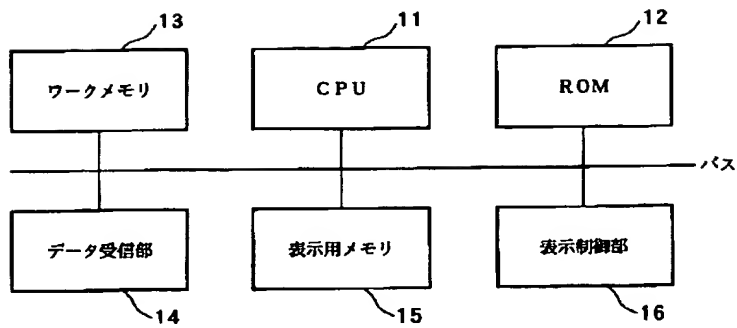
【図1】



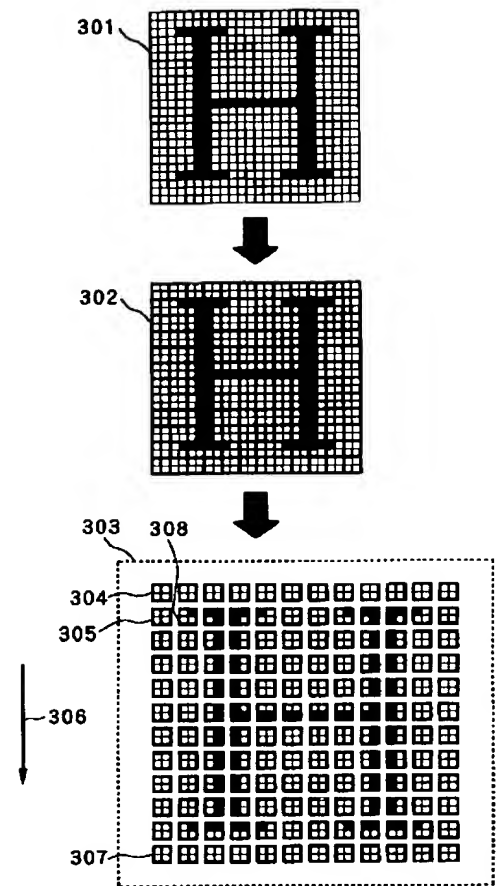
【図4】



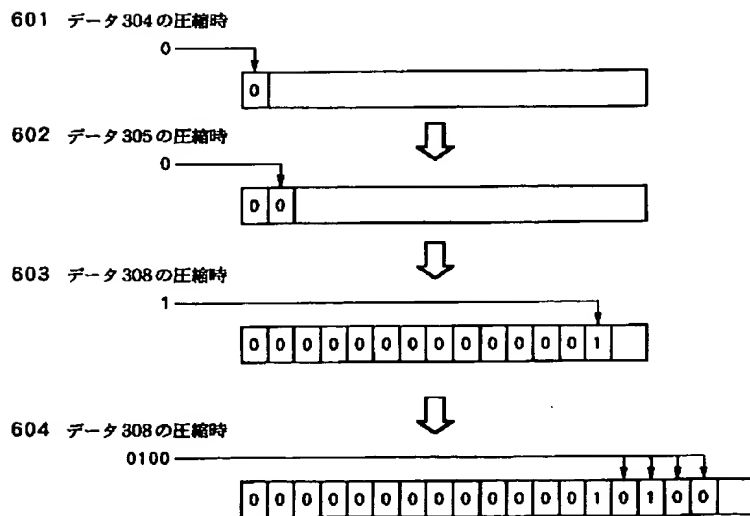
【図2】



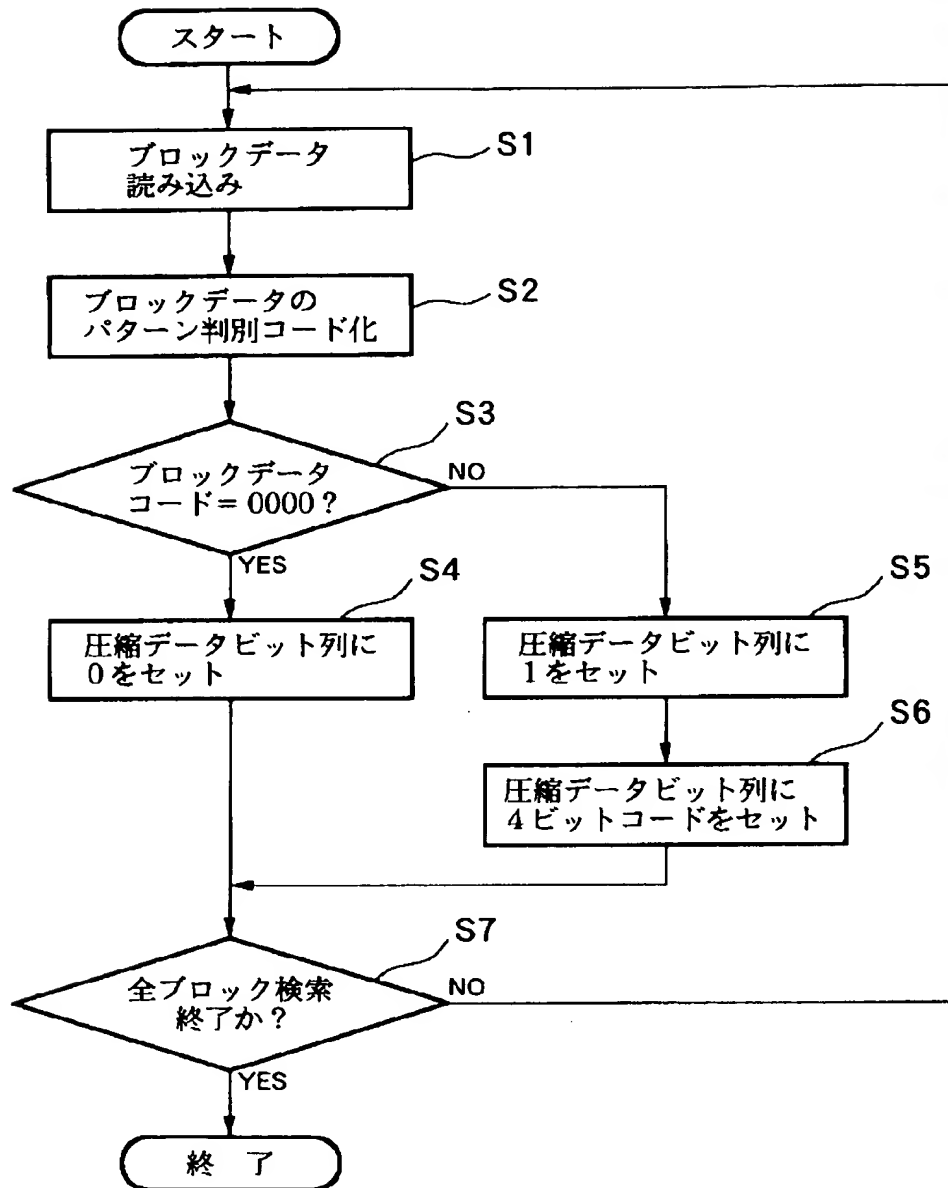
【図3】



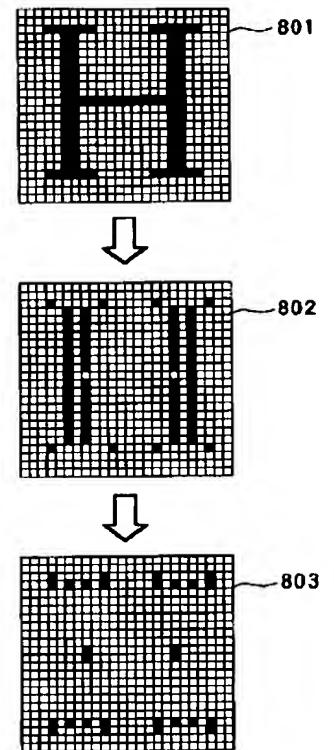
【図6】



【図5】

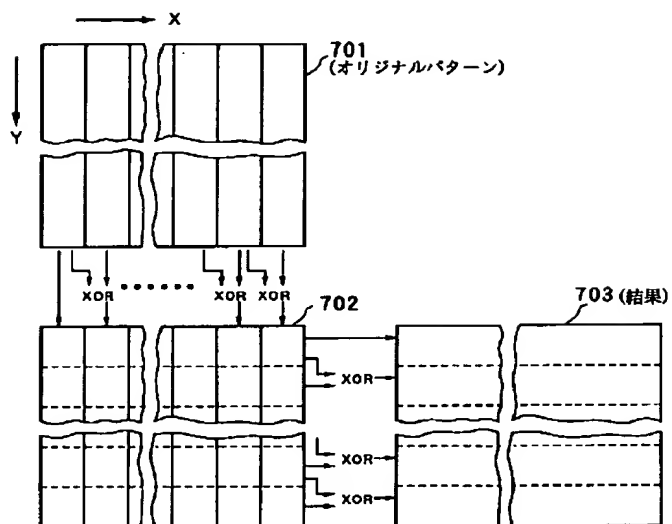


【図8】





【図7】



【図9】

